

(19) 世界知的所有権機関  
国際事務局(43) 国際公開日  
2005 年 11 月 10 日 (10.11.2005)

PCT

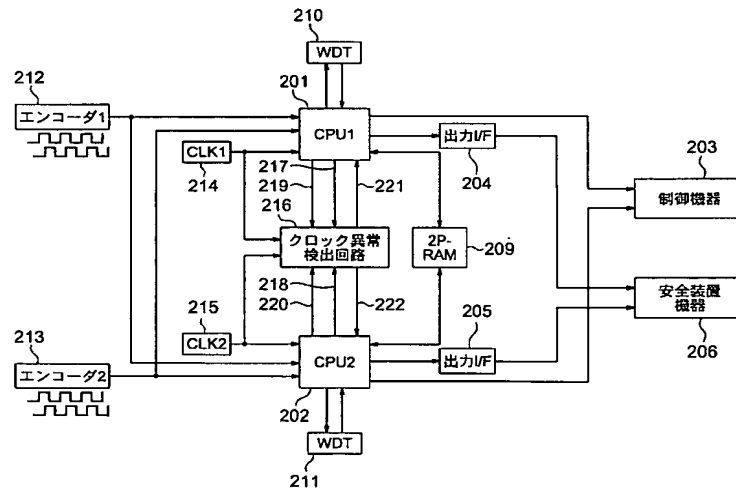
(10) 国際公開番号  
WO 2005/105646 A1

- (51) 国際特許分類<sup>7</sup>: B66B 5/00, 3/00 丸の内二丁目 2 番 3 号 三菱電機株式会社内 Tokyo (JP).
- (21) 国際出願番号: PCT/JP2004/006087
- (22) 国際出願日: 2004 年 4 月 27 日 (27.04.2004) (74) 代理人: 曾我 道照, 外(SOGA, Michiteru et al.); 〒1000005 東京都千代田区丸の内三丁目 1 番 1 号 国際ビルディング 8 階 曾我特許事務所 Tokyo (JP).
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語 (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.
- (71) 出願人 (米国を除く全ての指定国について): 三菱電機株式会社 (MITSUBISHI DENKI KABUSHIKI KAISHA) [JP/JP]; 〒1008310 東京都千代田区丸の内二丁目 2 番 3 号 Tokyo (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 地田 章博 (CHIDA, Akihiro) [JP/JP]; 〒1008310 東京都千代田区

[続葉有]

(54) Title: CONTROL DEVICE OF ELEVATOR

(54) 発明の名称: エレベータ制御装置

212... ENCODER 1  
213... ENCODER 2

216... CLOCK ABNORMALITY DETECTION CIRCUIT

204, 205... OUTPUT I/F  
203... CONTROL APPARATUS  
206... SAFE DEVICE AND APPARATUS

(57) Abstract: A control device of an elevator, wherein calculations on the control of the elevator are performed by a double system containing a first processing part and a second processing part. First clock signals from a first clock are inputted into the first processing part. Second clock signals from a second clock are inputted into the second processing part. The first and second clock signals are inputted into a clock abnormality detection circuit. The clock abnormality detection circuit counts the number of pulses of each of the first and second clock signals to detect the abnormality of the first and second clock signals by a difference in the number of pulses therebetween.

(57) 要約: エレベータ制御装置においては、エレベータの制御に関する演算が第 1 及び第 2 処理部を含む二重系で実行される。第 1 処理部には、第 1 クロックからの第 1 クロック信号が入力される。第 2 処理部には、第 2 クロックからの第 2 クロック信号が入力される。クロック異常検出回路には、第 1 及び第 2 クロック信号が入力さ

[続葉有]



(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

添付公開書類:

— 国際調査報告書